

電力増幅器設計の基礎

Introduction to High Power Amplifier Design

本城和彦

電気通信大学

Kazuhiko Honjo

University of Electro-Communications

1-5-1, Chofugaoka, Chofu, Tokyo, 182-8585, Japan

TEL: +81-424-43-5237, FAX: +81-424-43-5230, E-mail: honjo@ice.uec.ac.jp

An introduction for high power amplifier design is described. For microwave power amplifier design, linear circuit theory can be effectively used for estimating the power gain and the oscillation stability, however, large signal nonlinear circuit analysis related with microwave active devices are necessary for designing power level and power efficiency. This paper describes transistor modeling techniques and their circuit applications to amplifier designs.

1. はじめに

電力(高出力)増幅器には、最小の直流入力電力および最小のマイクロ波入力電力で、最大のマイクロ波信号出力が得られることが要求される。このためには大きな電力利得が得られること、直流エネルギーを効率良くマイクロ波に変換できることなどが重要である。本稿では先ずマイクロ波帯トランジスタ電力増幅器の設計に当たり必要となるトランジスタの回路モデル化を小信号(線形)ならびに大信号(非線形)の視点で説明する。小信号(線形)パラメータは増幅器の安定性を判別したり、電力利得を見積もったりする場合に重要な役割を果たす。その一方で、高出力・高効率を実現するためには共役インピーダンス整合などの線形回路理論から得られる知見だけでは不十分であり、大信号(非線形)設計理論が必要である⁶⁾ことを述べる。

2. トランジスタ線形モデルとその性質

高出力増幅器の動作を理解し回路を設計するためには、使用するトランジスタの構造と動作原理を理解するとともに、トランジスタの等価回路モデルを構築することが必要である。マイクロ波帯で使用できる能動素子には、GaAsFET、AlGaAs/InGaAs HEMT、InGaP/GaAs HBTなどで代表される化合物半導体基板上に構成されたトランジスタ(化合物デバイス)や、マイクロ波 SiMOS トランジスタ、SiGeHBT などシ

リコン基板上に構成されたトランジスタ(シリコンデバイス)がある。ここではマイクロ波電界効果トランジスタとして代表的である GaAsFET を例に取り回路モデル化の流れと、その応用について述べる。

高出力 GaAsFET は図-1 に示す断面構造と、図-2 に示す平面構造を有している。GaAsFET は n 型 GaAs 上に形成されたソース電極(S)とドレイン電極(D)との間にゲート電極(G)を設けることにより構成されている。これらの電極のうちソース電極とドレイン電極は n 型 GaAs に対してオーム性接合を形成する金属から構成され、ゲート電極は n 型 GaAs とショットキー接合を形成する金属から構成される。この構造により、ドレイン・ソース間を流れる電流をゲート電極直下に生ずる空乏層により電流通路を狭窄し変調できる。空乏層の厚みはゲート・ソース間電圧を逆バイアスすることで増大できる。電極間隔が微細化されたマイクロ波トランジスタでは一般に耐電圧は低く(GaAs で 20V 位)、高出力を得ようとする場合には電流を増大させる必要がある。このためには図-2 に示すように微小トランジスタを並列させることが必要である。この構造をマルチフィンガー構造という。このような GaAsFET の電流・電圧特性は図-3 に示すようになる。この特性はゲート長が $1.2 \mu\text{m}$ で $n=2.3 \times 10^{17} \text{cm}^{-3}$ 、ゲート幅が $100 \mu\text{m}$ の実験値である。相互コンダクタンス $g_m=16.3 \text{ mS}$ 、飽和ドレイン電流 $I_{DSS}=24 \text{ mA}$ 、しきい値電圧 $V_{F0}=-2 \text{ V}$ である。これらの値は

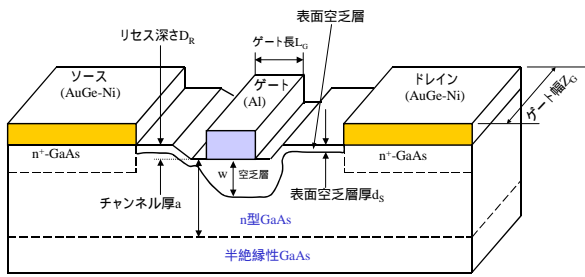


図 1 GaAsFET の断面構造

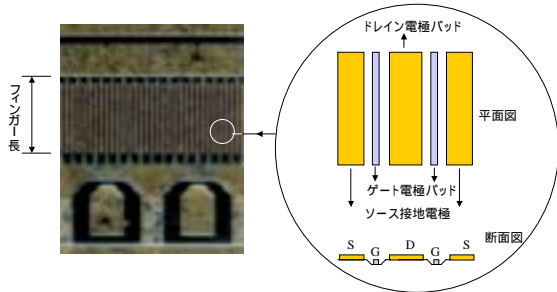


図 2 GaAsFET の平面構造

電子飽和速度モデルによる近似解析からも見積もることができる¹⁾。このような GaAsFET を 10 個並列させたときには(ゲート幅 1000 μm に相当)、相互コンダクタンス $g_m=163$ mS, 飽和ドレイン電流 $I_{DSs}=240$ mA、しきい値電圧 $V_T=-2$ V のトランジスタとなる。トランジスタを増幅素子として用いる場合には、チョークコイルなどを用いてマイクロ波帯での素子インピーダンスを乱さないようにバイアス回路を構成し、ドレイン電極ならびにゲート電極に直流バイアス電圧を印加する。

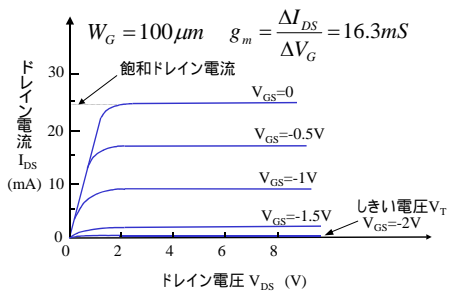


図 3 GaAsFET の電流電圧特性

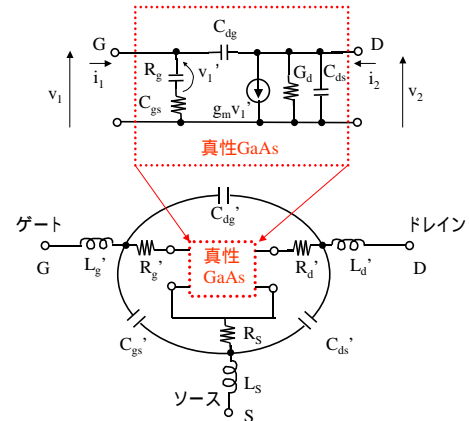


図 4 GaAsFET の小信号等価回路

例えば図-3 の場合、 $V_{DS}=3$ V, $V_{GS}=-1.0$ V のように直流バイアス設定をすると、9 mA のドレイン電流 I_{DS} が流れる。このようなバイアス状態で、ゲート端子に印加されている直流電圧・電流より十分に微小な振幅を有するマイクロ波信号を入力した場合の等価回路は、小信号等価回路として図-4 に示すように表すことができる。小信号等価回路は線形回路で表現でき、トランジスタ真性部とその他の寄生部分に分けて現すことができる。トランジスタの真性部の y パラメータは等価回路より (1) 式のように求めることができる¹⁾。ただし $1 \gg (C_{gs}R_g)^2$ の近似を用いている。

$$\begin{aligned}
 y_{11} &= \omega^2 C_{gs}^2 R_g + j\omega(C_{gs} + C_{dg}) \\
 y_{12} &= -j\omega C_{dg} \\
 y_{21} &= g_m - j\omega(C_{dg} + C_{gs}R_g g_m) \\
 y_{22} &= G_d + j\omega(C_{dg} + C_{ds})
 \end{aligned} \quad (1)$$

ゲート幅 100 μm、ゲート長 0.4 μm の GaAsFET の場合、 $g_m=15$ mS, $C_{gs}=0.043$ pF, $C_{dg}=0.005$ pF, $G_d=0.5$ mS, $R_g=16$ Ω 程度である。この場合 $(C_{gs}R_g)^2=0.1$ となる周波数を求めると 73 GHz となり (1) 式の適用周波数範囲の目安とすることができる。

このようなトランジスタを用いて増幅器を構成した場合に得られる小信号電力利得は種々の回路応用に際して設計の目安となるが、回路構成の前提条件により種々の電力利得が定義できる。まず図-5 (a) に示すように信号源アドミタンス Y_S を有する信号源電流 i_S から負荷に供給できる最大の電力、すなわち有能電力 P_{AV1} を入力電力とし、トランジスタの出力側にもみ共役整合負荷 Y_L を設け、この Y_L にて消費される電力を P_{AV2} とすると、 P_{AV2} / P_{AV1} を有能

電力利得 (Available Power Gain, G_A) と定義する。この場合 P_{AV1} はあくまでも信号源の有能電力であり、必ずしもトランジスタには全てが入力されているわけではないことに注意する必要がある。 P_{AV1} および P_{AV2} はトランジスタの y パラメータを用いて以下のように表される。ただし i_{out} は図-5 の出力側 (2-2' 端子から右側を見込んだ) の等価電流源である。

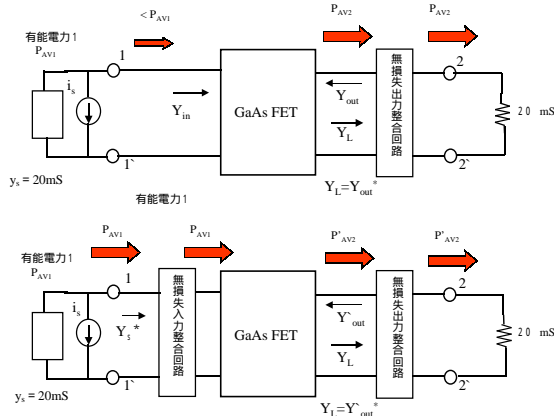


図 - 5 有能電力利得(上)と最大有能電力利得(下)

$$P_{AV1} = \frac{|i_s|^2}{4 \operatorname{Re}[y_s]} \quad (2)$$

$$P_{AV2} = \frac{|i_{out}|^2}{4 \operatorname{Re}\left[y_{22} - \frac{y_{12}y_{21}}{Y_s + y_{11}}\right]}$$

$$i_{out} = \frac{-y_{21}i_s}{Y_s + y_{11}}$$

以上より有能電力利得 G_A は(3)式のように表される。

$$G_A = \frac{|y_{21}|^2 \operatorname{Re}[Y_s]}{|Y_s + y_{11}|^2 \operatorname{Re}\left[y_{22} - \frac{y_{12}y_{21}}{Y_s + y_{11}}\right]} \quad (3)$$

次にトランジスタの入力端子(ゲート)と信号源との間にも無損失回路素子からなる入力インピーダンス整合回路を設け、さらにトランジスタの出力端子(ドレイン)と負荷抵抗との間に無損失回路素子からなる出力インピーダンス整合回路を設けて、共役インピーダンス整合した場合の電力利得、すなわち最大有能電力利得(MAG: Maximum Available Power Gain) は(1)式の y パラメータを用いれば、

$$MAG = \frac{|y_{21}/y_{12}|}{x - \sqrt{x^2 - 1}} \quad (4)$$

$$x = \frac{2 \operatorname{Re}[y_{11}] \operatorname{Re}[y_{22}] - \operatorname{Re}[y_{12}y_{21}]}{|y_{12}y_{21}|}$$

と表される¹⁾³⁾⁴⁾。この MAG を S パラメータを用いて表すと(5)式のようなになる¹⁾³⁾⁴⁾。

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| \cdot (K - \sqrt{K^2 - 1}) \quad (5)$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}||S_{21}|}$$

最大有能電力利得 (MAG) は、最大の電力利得が得られるようにトランジスタの入出力端子をチューニングした結果の電力利得であるので、トランジスタの増幅能力を表す指標として適しているが、それぞれ(4), (5)式において x および K の値が1より小さくなる場合には定義できなくなるという欠点がある。この K は K ファクタと呼ばれ、後述するがその値が1より大であるか小であるかにより回路の安定性を判別の指標となる。 K が1より小さい場合には増幅器利得が無限に大きくなる場合がある。このときトランジスタの入力端子(ゲート)から出力端子(ドレイン)への順方向の信号伝達のパラメータの一つである S_{21} と逆方向の信号伝達のパラメータの一つである S_{12} の比は、発振を防止するためのマージンと考えることができる。このマージンを最大安定利得 (MSG: Maximum Stable Gain) と呼び次式で表される。

$$MSG = \left| \frac{S_{21}}{S_{12}} \right| = \left| \frac{y_{21}}{y_{12}} \right| \quad (6)$$

実際に負荷に供給されている電力と信号源の有能電力との比をトランスデューサ電力利得 (GT: Transducer Power Gain) と呼び、これは S パラメータの S_{21} の絶対値の自乗に等しい。上記(6)式に示す MSG をデシベルで表示すると次式のようなになる。

$$GT = |S_{21}|^2 \quad (7)$$

$$MSG[dB] = 10 \log \left| \frac{S_{21}}{S_{12}} \right|^2 = \frac{1}{2} (10 \log |S_{21}|^2 - 10 \log |S_{12}|^2) \quad (8)$$

(5)式において $K < 1$ となり不安定になる原因はトランジスタ内部に帰還寄生回路素子が存在するからである。その代表的例としてドレイン・ゲート間容量 C_{og} が挙げられるが、この寄生容量に関しては外部に並列インダクタンス L_{ext} を設けることにより並列共振させ影響を取り除く ($y_{12N} + y_{12} = 0$) ことができる。このことを中和という。このような中和は寄生素子が

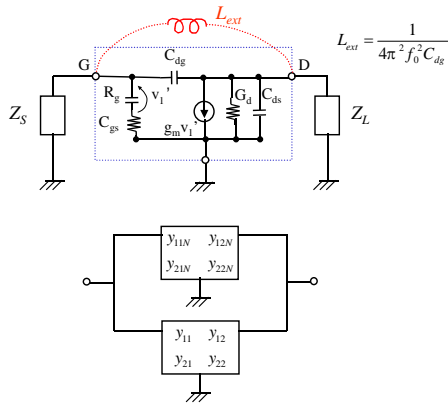


図 6 トランジスタ内部帰還回路の中和

並列帰還回路でなく直列帰還回路であっても、また帰還回路素子に抵抗分を含む場合でも行うことが可能である。数学的に中和を実施した後の電力利得をメイソンのユニラテラル電力利得 (U : Mason's Unilateral Power Gain) と呼び、次式で表される。この U により K の値に関係なく電力利得を表現できるが、必ずしも U の値を物理的に実現できるわけではない。

$$U = \frac{|y_{21}|^2 - |y_{12}|^2}{4 \operatorname{Re}[y_{11}y_{22}] - \operatorname{Re}[y_{12}]\operatorname{Re}[y_{21}]} = \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{2K \left[\frac{S_{21}}{S_{12}} - 2 \operatorname{Re} \left[\frac{S_{21}}{S_{12}} \right] \right]} \quad (9)$$

なおメイソンのユニラテラル電力利得 U が 1 (0 dB) になる周波数と、最大有能電力利得 MAG が 1 (0 dB) となる周波数は一致する^{1) 3) 5)}。従ってトランジスタの電力利得の遮断周波数で表現される最大発振周波数 (f_{max} : Maximum Oscillation Frequency) は U から定義しても、 MAG から定義しても同じ値になる。ただし低い周波数での U や MAG の測定値から外挿して f_{max} を求める場合には外挿の方法により異なる値となるので注意を要する。図-7 においては、 K ファクタが 1 以下となる 4 GHz 以下では MAG の代わりに MSG を用いて、利用できるトランジスタ電力利得の上限を表示している。 K ファクタが 1 以上の領域で、トランジスタの入出力端子を無損失回路により完全に整合をとると、 S_{21} の絶対値の自乗すなわちトランスデューサ電力利得 GT と MAG は一致する。入出力整合回路を備えたトランジスタ増幅器全体の S_{21} の絶対値の自乗は増幅器の GT には一致するが、入出力端子の整合の達成度が不十分な場合は MAG には届かない。

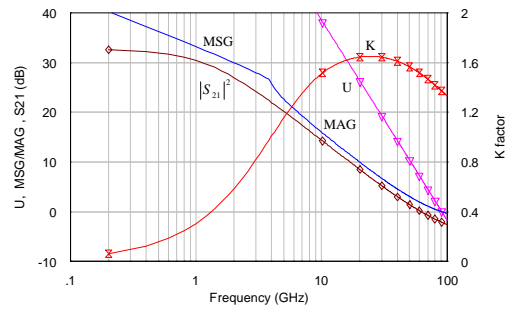


図 7 各種電力利得と K ファクタの関係

3. 増幅器の安定性の判別

前節で述べたトランジスタを用いて増幅器を設計する場合には、マイクロ波帯の整合回路の他に、直流バイアス電圧、電流を加えるバイアス回路が必要である。このバイアス回路には、マイクロ波回路には影響を与えずに直流的には電源とトランジスタの各電極とを直結することが要求される。したがってこの意味ではバイアス回路には DC では短絡、それ以外の周波数では無限大のインピーダンスを保つ必要がある。そこで図-8 に示されたように複数の回路素子を用いてバイアス回路を構成することになる。このようなバイアス回路はマイクロ波動作周波数帯では主線路のインピーダンスに比べて十分高いインピーダンスを保ち、直流では短絡となっているが、それ以外の帯域では複雑な周波数特性を有する。このため増幅器の増幅動作周波数帯だけでなく、直流からトランジスタが増幅能力を失う周波数帯までの全域の利得特性を確認する必要がある。

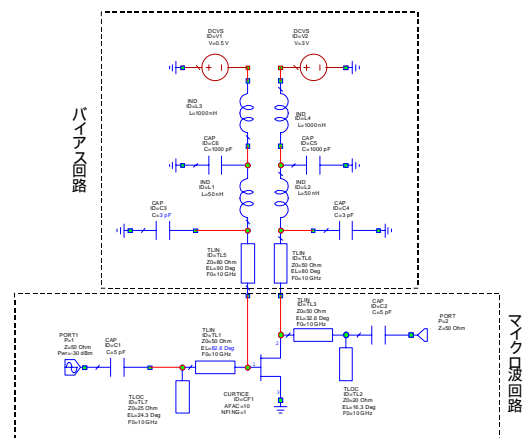


図 - 8 マイクロ波増幅器の構成例

図-9 は、図-7 の特性を有するトランジスタを用いて図-8 の等価回路で示される増幅器を構成する場合の増幅帯域内外でのトランスデュー

一サ電力利得 GT を示すものである。設計帯域である 4-10 GHz においては、 MAG にほぼ近い電力利得が得られておりマイクロ波帯での入出力整合はほぼ良好であることがわかる。しかしながら 0.2GHz 付近では利得が急上昇しており最大安定利得 (MSG) を僅かに上回っている。したがってこの増幅器をそのまま試作すると 0.2 GHz 付近で寄生発振を起こし、正常な増幅動作を実現できない可能性がある。なお、図-7 と図-9 を見比べても分かるように、帰還を伴わない無損失回路を付加しても K ファクターは変化しない。図-9 に対しては 0.2 GHz 付近で損失を有する回路を付加することにより利得のピークを MSG 以下に抑えることができる。

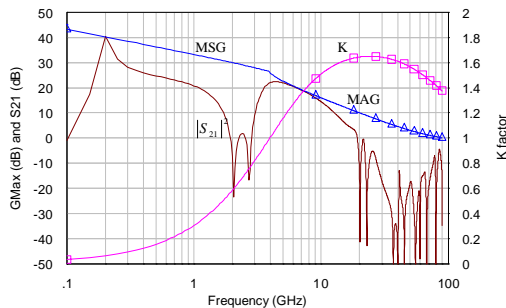


図-9 図 8 回路の帯域内外の利得

一般にマイクロ波回路の安定性の判別は、図-10 中に示されているようにトランジスタの入力端子に可変ソースインピーダンス回路を接続する。このとき、出力側からトランジスタを見込んだ出力反射係数 と出力インピーダンス Z_{out} との間に (10) 式で示す関係があるので、

$$Z_{out} = Z_0 \frac{1+\Gamma}{1-\Gamma} \quad (10)$$

$$\Gamma = \frac{Z_{out} - Z_0}{Z_{out} + Z_0}$$

出力反射係数の絶対値が 1 より大きいということは、 Z_{out} の実数部が負であること、すなわち出力側に負性抵抗が出現したことを意味する。逆に出力反射係数の絶対値が 1 より小さい場合には、負性抵抗が存在しないことを意味している。したがって出力反射係数の絶対値が 1 となる軌跡は、出力側に負性抵抗が生ずるか否かの境界線となる。この境界線の軌跡は中心が r_{s1} で半径が R_{s1} の円となる。

同様にトランジスタの出力端子に可変負荷

$$r_{s1} = \frac{[S_{11} - (S_{11}S_{22} - S_{12}S_{21})S_{22}^*]^*}{|S_{11}|^2 - |S_{11}S_{22} - S_{12}S_{21}|^2} \quad (11)$$

$$R_{s1} = \frac{|S_{12}S_{21}|}{|S_{11}|^2 - |S_{11}S_{22} - S_{12}S_{21}|}$$

インピーダンスを接続し、入力側から見た入力反射係数の絶対値が 1 となる軌跡は、入力側に負性抵抗が生ずるか否かの境界線となる。この境界線の軌跡は中心が r_{s2} で半径が R_{s2} の円となる⁴⁾。

このような境界円の内側、あるいは外側が負性

$$r_{s2} = \frac{[S_{22} - (S_{11}S_{22} - S_{12}S_{21})S_{11}^*]^*}{|S_{22}|^2 - |S_{11}S_{22} - S_{12}S_{21}|^2} \quad (12)$$

$$R_{s2} = \frac{|S_{12}S_{21}|}{|S_{22}|^2 - |S_{11}S_{22} - S_{12}S_{21}|}$$

抵抗領域となるが、(12)式の場合を例にとると、 K ファクタと境界円の中心の位置により図-10 に示す 6 通りの場合がある⁴⁾。図においてスミス図として表示されている円は負荷インピーダンスの反射係数の絶対値が 1 の軌跡を表しており、このスミス図の内側は可変負荷インピーダンスが受動的(負性抵抗を有さない)であることを意味している。また色が濃い部分は入力側に負性抵抗を生じさせる負荷インピーダンスの範囲を示している。図-10 において、一番上の 2 つのケースでは、負荷インピーダンスが受動的である限りにおいては、入力側には負性抵抗が生じないことを示している。トランジスタがこのような条件を満たすとき、トランジスタは絶対安定であるという。また図-10 の下の 4 つのケースに関しては受動的な負荷インピーダンスであっても、入力側に負性抵抗を生じさせる場合があることを示している。このようなトランジスタがこのような条件を満たしている場合、トランジスタは条件付安定であるという。このような境界円は周波数毎に定義されるため、一つのトランジスタでも、ある周波数までは条件付安定で、それより高い周波数範囲では絶対安定であるという場合が多い。トランジスタが絶対安定であるためには(13)式の 2 つの条件を満たせばよい。通常のトランジスタでは 2 番目の条件は常に成立しているため、 K ファクタが 1 より大であるか小であるかのみにより安定性を判別することができる。図-10 での負性インピーダンス発生領域(色の濃い部分)は必ずしも発振していることを意味しない。例えばトランジスタ不安定性により負性抵抗として -3 が生じている場合、+10 が負荷として直列に接続された場合には、

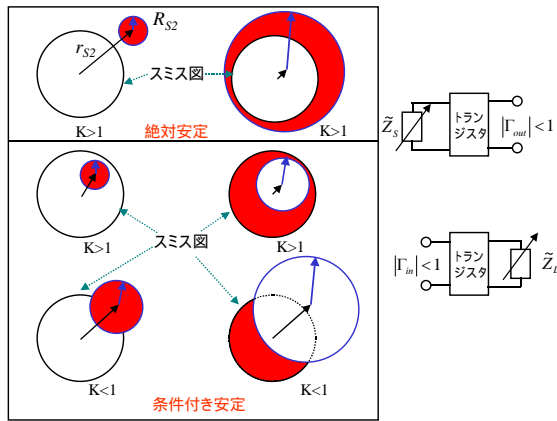


図 - 10 負性インピーダンスが生ずる負荷の範囲

全体の抵抗は +7 となり発振条件は満たさないが、もし +2 が負荷となった場合は発振を開始する。

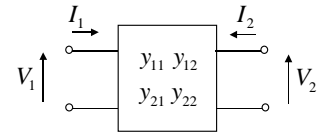
$$K > 1$$

$$|S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (13)$$

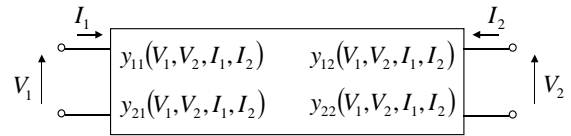
4. トランジスタの大信号モデル化

トランジスタが小信号動作をしている場合、前節で述べたように、線形回路理論が適用でき y パラメータ、z パラメータ、F パラメータ、S パラメータのような四端子定数を用いてトランジスタの特性付けや、回路設計、安定性の判別などが行える。しかしながらトランジスタの入出力端子に加わる電圧、電流が大振幅になり、いわゆる大信号動作となった場合には、全ての内部のパラメータは入力電圧、入力電流、出力電圧、出力電流の4つのベクトルの振幅と位相の関数となる。したがって特定のバイアス条件で測定したパラメータは他のバイアス条件では適用できなくなり、一つのトランジスタに対して極めて多量のデータを周波数毎に用意しないと回路を表現できない。また DC バイアス設定によるトランジスタの電圧・電流に関しても正確に再現する必要がある。多量のデータから構成されるパラメータは実用性が乏しい。

このようなトランジスタの大信号動作状態を回路的に表すためには2つのアプローチがある。一つは図-1 に示すようなトランジスタ構造に対してキャリア輸送方程式、電流連続の式、ポアソンの式、キャリア密度方程式を適用し解析解を求めていく方法である。この方法では、電界に対する電子ドリフト速度が線形な関係に無いなどの理由で全バイアス領域に対し



(a) 小信号 y パラメータ



(b) 大信号時の内部パラメータ

図 - 11 4 端子定数の適用の限界

て一つの方程式で電圧・電流を表しきることができない。このためいくつかの解析領域を定め、それぞれに対して解析解を求め、これらの接続するという方法がとられる。しかしながら一般にこのような接続は関数的には滑らか（正則）とならず、微係数が不連続となり、3次相互変調歪みなど基本波に比べて微細な信号も同時に扱わなければならないマイクロ波回路のシミュレーションには不向きである。他のアプローチは、図-3 に示すトランジスタ特性を表現できる経験式を見つける方法である。この場合この経験式には物理的意味はない。電界効果トランジスタの静特性を経験的に表現できる関数形として tanh が知られており、(14)式により図-3 の GaAsFET の静特性を表現することができる。

$$I_{ds} = (A_0 + A_1 V_0 + A_2 V_0^2 + A_3 V_0^3) \tanh(\gamma V_2(t))$$

$$V_0 = V_1(t - \tau) \left[1 + \beta (V_2^0 - V_2) \right] \quad (14)$$

(14)式において $V_2 = V_{ds}$ はしきい値電圧 V_T が変化する割合でゲート耐圧が低いトランジスタの特性を表現できる。 V_2^0 はフィティングファクタ A_0, A_1, A_2, A_3 を評価したときの V_2 の値を表している。は入力信号が出力信号として現れるまでの時間である。は Knee 電圧（ドレイン電流の飽和特性が生ずるドレイン電圧）のパラメータである。

ゲート・ソース間容量 C_{gs} 、ゲート・ドレイン間容量 C_{dg} は、それぞれゲート・ソース間電圧 V_{gs} 、ゲート・ドレイン間電圧 V_{dg} の関数となるが、PN 接合ダイオードの接合容量あるいはショットキー接合ダイオードの接合容量のダイオード端子電圧依存性の解析式をベースとしてなどのキャパシタンスキャリア密度方程式適用し解析解を求めていく方法である。この方

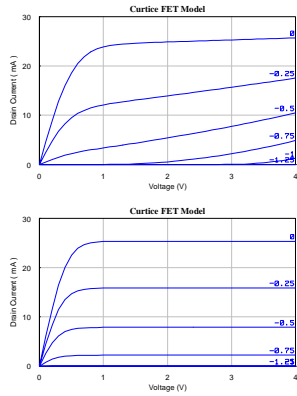


図 - 12 カーチスモデルによる GaAsFET 静特性の表現

法で求めたキャパシタンスの端子電圧依存性 $C(V)$ は一般には次式のように表現することができる。

$$C(V) = C_{J0} \left(1 - \frac{V}{V_J}\right)^{-M} \quad (15)$$

C_{J0} は端子電圧 V が零ボルトのときの容量値である。 M は接合の形態による指数で、階段 PN 接合では 0.5 となる。以上例に挙げたような非線形関数を電流源、容量素子に当てはめ、図-13 に示す真性部等価回路に当てはめることにより真性部大信号等価回路ができあがる。図-4 の小信号等価回路の場合と同様に、真性部大信号等価回路に加え、真性部ゲート電極 G とボンディングパッドなど外部ゲート電極との間のインダクタンスおよび寄生抵抗、真性ドレイン電極 D とボンディングパッドなど外部ドレイン電極との間のインダクタンスおよび寄生抵抗、さらにはソース電極 S と接地面との間の接地インダクタンスおよび抵抗などを付加すると、最終的な大信号等価回路モデルが出来上がる。以上 GaAsFET を例にとって大信号モデル構築方法を説明したが、HEMT など他のデバイスの大信号等価回路モデルを構築する場合、(14) 式の tanh 型の電流表現式にはもともと物理的意味がないため、電流・電圧特性が近似できればそのまま転用することができる。キャパシタンスモデルに関しては、接合の構造が変わるため容量値の電圧による変化の様子が変わる。このため(15)式において M の値をパラメータとして最適化したり、新しい関数系を用意したりして対応することになる。一方 HBT などバイポーラトランジスタでは PN 接合の電流電圧特性など物理的意味を有する関数系を用いて大信号モデル(ガンメルブーンモデル)を構築することができる¹⁾。

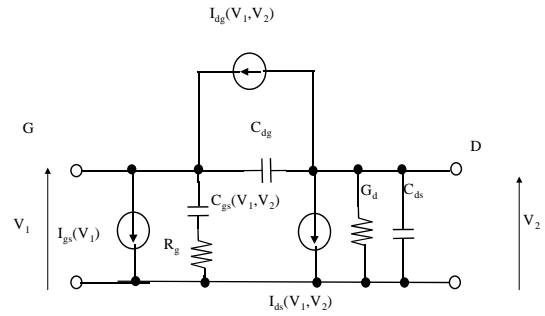


図 - 13 真性部 GaAsFET の大信号等価回路モデル

5. ロードプルによる最適負荷状態の実現

トランジスタのゲート電極と信号源インピーダンスとの間に無損失入力回路を設け、さらにドレイン電極と負荷抵抗との間に無損失出力回路を設けた状態で入力信号レベルを増大させることを考える。まず、入力信号レベルが十分に小さくトランジスタが線形回路として取り扱える場合には、図-5 と同様に入力回路および出力回路を共役インピーダンス整合回路としたときに最も大きな電力利得が得られる。しかしながら入力信号レベルを上昇させてゆくと、トランジスタは大信号動作状態に入り基本波成分以外に高調波成分も発生させる。このため回路の状態は基本波成分だけでなく高調波成分も含めた形で考えなくてはならずもはや単一周波数のみでの共役インピーダンス整合の概念は適用できない。この増幅器では、

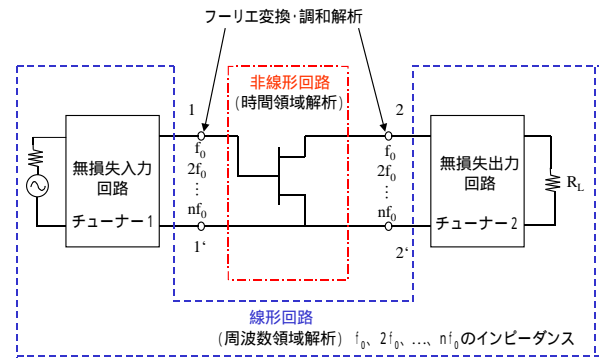


図 - 14 非線形動作をともなう増幅器の解析

図-14 に示すように非線形動作するトランジスタ部分と、線形動作をする入出力受動回路部分との2領域に分けることができる。シミュレーションによる回路解析的においても、実験による回路解析においても類似の手法により非線形動作を伴う増幅器を取り扱える。このような系での解析に一般的に使用されるハーモニ

ックバランスシミュレーションでは、非線形回路であるトランジスタ部分を時間領域で瞬時周期関数として表し、さらに線形回路部分を周波数領域の定常解であるインピーダンス関数で表し、両者の接続部をフーリエ級数成分を用いた調和解析を行う。接続部において自己矛盾しない電流、電圧の各周波数成分を求めることになり、接続部での誤差関数を許容値以内に収めるまで計算を繰り返す。

一方実験によりこのような動作状態を記述する方法としてはロードプル測定がある。ロードプルとは、出力無損失回路(チューナ2)を用いて負荷抵抗 R_L で消費される電力が最大になるように試行錯誤により調整することを意味する。その手順は先ず、信号源から一定の電力をトランジスタに入力する一方で、最大出力が得られるようにチューナ2を調整する。次に、この状態でチューナ2をトランジスタから取り外し2-2'端子から負荷側(右側)を見込んだインピーダンスをネットワークアナライザなどで測定する。このときのインピーダンスは、基本波だけでなく各高調波成分に対しても測定する必要があるが、基本波インピーダンスだけの測定で簡易的に済ます場合もある。再びチューナ2を取り付け、入力信号レベルを変えない状態でチューナ2により負荷インピーダンスを変化させ、最大出力より少し低い出力が得られる負荷インピーダンスの軌跡を求める。図-15は、ロードプル測定の一例で、最適負荷インピーダンス(基本波)で300 mWの出力が得られている。 $P_{out}=100$ mWより内側の領域の負荷インピーダンスでは100 mW以上の出力電力が得られることを意味している。小信号動作時のFET出力インピーダンスの共役複素数と大信号時の最適負荷インピーダンスは異なっている。このことは次のようにして確認することができる。図-16に示すように、50の入出力インピーダンス系に対して最適に大信号設計された高出力増幅器モジュールの出力側に外部チューナを設け調整作業を行い、負荷抵抗への電力供給を入力信号レベルごとに最大化する。出力電力が最大化されたときの負荷インピーダンスをネットワークアナライザにて各々測定する。この結果が図-17に示されている。先ず6 GHzでの測定結果を見ると、大信号入力に相当するDで表された27 dBm入力時には、最適負荷インピーダンスはスミスチャートのほぼ中心にあり、50を表している。この

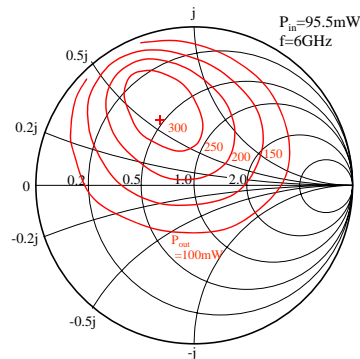


図 - 15 ロードプル測定

ことは外部チューナが無くても最大出力が50負荷に供給されていることを示している。すなわちこの増幅器モジュールでは大信号最適化が行われていることを意味している。一方図中Aで示される入力電力が15 dBmの場合には最適負荷インピーダンスは50からかなりずれている。このことは外部チューナを有効に作用させると、増幅器モジュールの電力利得が上昇することを示している。同図中では測定はされていないが、さらに入力電力を絞った場合には図中Xで示される負荷インピーダンスに到達する。この負荷インピーダンスは増幅器モジュールの小信号出力インピーダンス(増幅器モジュール出力端子より左側を見込む)の共役複素数となっていることが分かる。以上ことから、大信号最適負荷インピーダンスと小信号共役インピーダンス整合とが異なる概念であることが実験的にも示されたといえる。

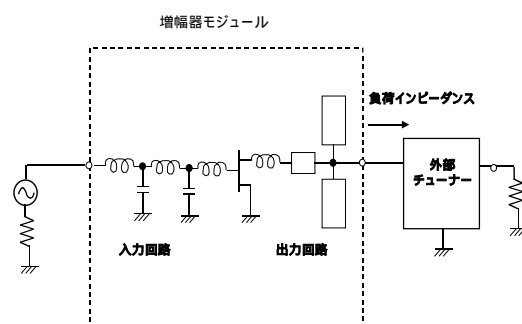


図 - 16 外部チューナによる再調整

6. 増幅器の高効率化

マイクロ波トランジスタに増幅動作をさせる場合、トランジスタには直流バイアス電圧を加えなければならない。GaAsFETの場合は、ゲート側には負の電圧、ドレイン側には正の直流

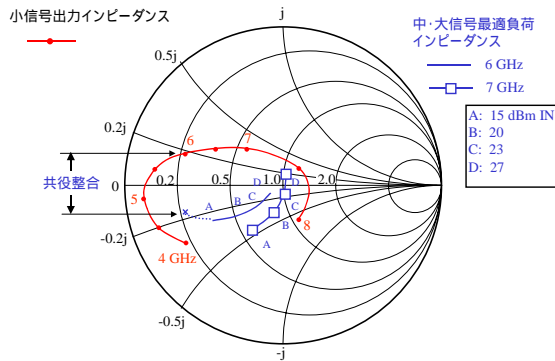


図 - 17 高出力増幅器モジュールの最適化具合検証

電圧を加える(ディプリション型 FET の場合)、直流バイアスを印加する回路は、直流では可能な限り抵抗が小さく、マイクロ波帯では可能な限り高いインピーダンスとなることが必要である。このような目的でチョークコイルがバイアス給電回路に用いられる。そこで図-18 に示すように、分布定数回路を整合素子として用いた 1.5GHz 帯増幅器を考えてみる。

先ずソース電極が接地された GaAsFET のゲート電極およびドレイン電極にそれぞれ -0.7V と +3V の直流電圧を加える。このときの動作点は点 1 となる。この点におけるマイクロ波帯での負荷線は、分布定数線路 T3, T4, および負荷抵抗 R_L によって決まり、バイアス回路とは独立である。このようなバイアス印加状態にある増幅器に正弦波信号を入力し、このときのトランジスタのドレイン端子における電圧と電流の瞬時波形 $v_d(t)$, $i_d(t)$ をハーモニックバランスシミュレーションにより計算し、ある時刻 t_0 におけるドレイン瞬時電圧 $v_d(t_0)$ とドレイン瞬時電流 $i_d(t_0)$ の 1 点をトランジスタ静特性上にプロットする。さらに時刻 t をずらしマイクロ波信号一周期にわたってドレイン瞬時電圧とドレイン瞬時電流とを表す点の集合をもとめると、図-19 に示されたように閉曲線が示される。この曲線はダイナミック負荷線と呼ばれる。負荷線が直線から閉曲線にずれる理由は、トランジスタの出力側に存在する C_{ds} など寄生容量素子の充放電により電圧一周期当たりの電流の変化に位相のずれが生ずるためである。高周波特性に優れているトランジスタでは一般に寄生容量少なく負荷線のずれは小さい。バイアスポイントおよび小信号動作点を示す \times 印の周りにダイナミック負荷線が描け、入力電力レベルを -6dBm から +10dBm へ上昇させると小信号動作点を外れ

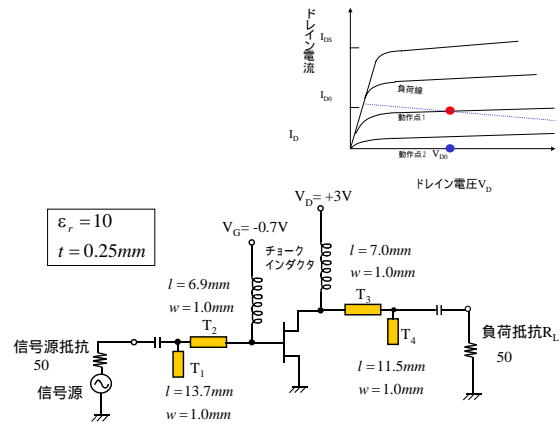


図 - 18 増幅器の構成例

て曲線が描かれていることが分かる。図-19 のダイナミック負荷線に対応する入出力電力特性、付加電力効率特性、ドレイン端子電圧電流波形を図-20 に示す。付加電力効率 η_{add} は出力電力を P_{out} 、入力電力を P_{in} 、直流投入電力を P_{DC} とすると(16)式のように表される。

$$\eta_{add} = \frac{P_{out} - P_{in}}{P_{DC}} \times 100 = \frac{P_{out}}{P_{DC}} \left(1 - \frac{P_{in}}{P_{out}} \right) \times 100 \quad (16)$$

このときドレイン効率を $\eta_D = P_{out} / P_{DC}$ 、電力利得を $G_p = P_{out} / P_{in}$ として定義すると

$$\eta_{add} = \eta_D \left(1 - \frac{1}{G_p} \right) \times 100$$

と表すこともできる。したがって付加電力効率を上昇させるにはドレイン効率と電力利得の両方を大きくする工夫が必要である。ドレイン効率を最大とするには発熱量 ($P_{DC} - P_{out}$) を最小とすればよいが、このためにはドレイン端子における瞬時電圧、瞬時電流の重なりを少なくすれば良い。

図-20 はトランジスタのドレイン電極における電流・電圧波形を、代表的なバイアス状態である A 級バイアスされた場合の動作 (A 級動作) と、B 級バイアスの場合の動作 (B 級動作) について模式的に示している。A 級バイアスはトランジスタの飽和ドレイン電流のほぼ 1/2 のドレイン電流が流れるようにゲートバイアス電圧を設定する方法で、図-19 の \times 印の点がこれに相当する。瞬時電圧波形と瞬時電流波形の重なりはトランジスタによる電力消費を意味する。B 級動作では電流が二分の一周期しか存在しないので、瞬時電圧波形と瞬時電流波形の重なり部分は A 級動作に比べて少なくなっており、高効率化されるが、まだ重なり部分は存在する。一方図-21 の理想動作の場合には

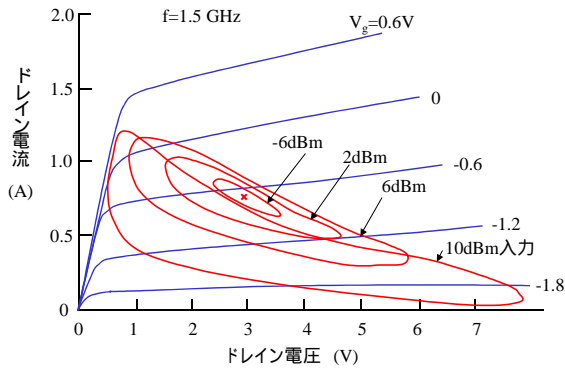


図 19 ダイナミック負荷線

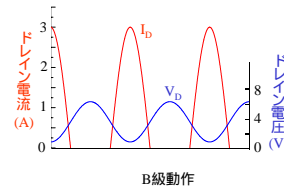
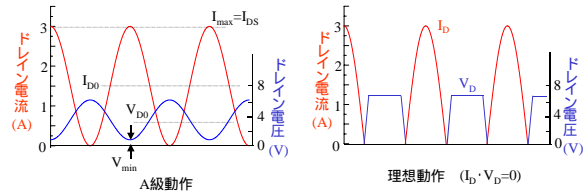


図 21 代表的動作級における電流電圧波形

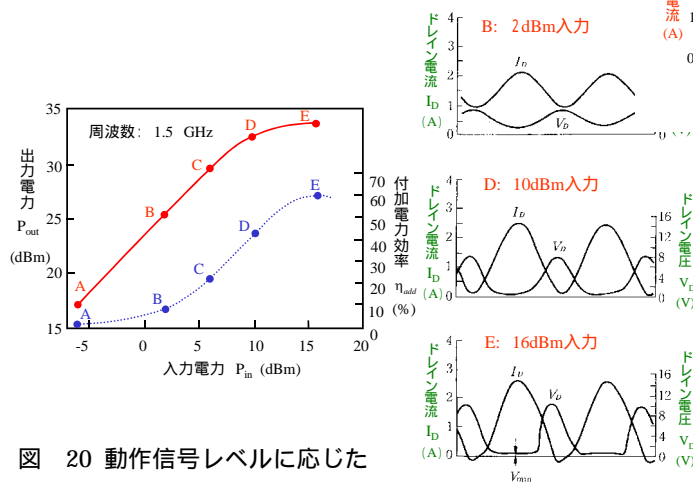


図 20 動作信号レベルに応じた
ドレイン端子電流電圧波形

瞬時電流波形と瞬時電圧波形が完全に分離されておりトランジスタにおける電力消費がない状態を示している。このような理想動作は以下のように実現される。まず半波整流波形となる電流波形では、基本波以外には偶数次高調波しか含まれないので、電圧を電流と完全逆相基本波と奇数次高調波のみから構成させることにより、トランジスタでの発熱（電力消費）を零とし、効率 100%でトランジスタ外部にマイクロ波エネルギーを供給できる。このためにはトランジスタから負荷側を見込んだインピーダンスを偶数次で短絡、奇数次で開放とすればよい。ただしこのとき基本波において、電流と電圧の位相差が 180° となることを阻害する負荷回路であってはならない。

7. あとがき

電力増幅器の設計の基礎に関して、トランジスタのモデル化、小信号設計、大信号設計の概略を述べた。増幅器設計理論習得の一助になれば幸いである。

【参考文献】

- 1) 本城和彦：“マイクロ波半導体回路 - 基礎と展開 - ” 日刊工業新聞社(1993)
- 2) 本城和彦：“超高周波エレクトロニクス入門” 日刊工業新聞社(1999)
- 3) M.S. Gupta, IEEE Trans. MTT, vol40, pp.864-879, (1992)
- 4) R.W. Anderson, Hewlett-Packard Journal, vol. 18, No.6 (1967)
- 5) 福田益美、平地康剛：GaAs 電界効果トランジスタの基礎、電子情報通信学会(1992)
- 6) Y. Itoh and K. Honjo, IEICE Trans. Vol. E86-C, No.2, pp.108-119 (2003)